

PAT-NO: JP407335823A
DOCUMENT-IDENTIFIER: JP 07335823 A
TITLE: SEMICONDUCTOR DEVICE, ELECTRONIC
CIRCUIT DEVICE AND ELECTRONIC APPARATUS
PUBN-DATE: December 22, 1995

INVENTOR-INFORMATION:

NAME
HASEGAWA, YASUO
AKIYAMA, YUJI
KIKUCHI, TADAO

ASSIGNEE-INFORMATION:

NAME	COUNTRY
ORIGIN ELECTRIC CO LTD	N/A

APPL-NO: JP06148459

APPL-DATE: June 7, 1994

INT-CL (IPC): H01L025/00

ABSTRACT:

PURPOSE: To provide a semiconductor device, and electronic circuit device and an electronic apparatus which can improve the heat radiating characteristic and reduce a capacitance when it is mounted on a substrate.

CONSTITUTION: On a principal surface of an electrically insulating substrate 1, a plurality of internal electrodes formed separately, a semiconductor chip 3 of which main electrode is bonded with these internal electrodes and a metal wire 4 connecting the other main electrode of such

semiconductor chip and the other internal electrodes are provided. Moreover, a sealing resin 7 covering one main surface of the semiconductor chip, internal electrode, metal wire and electrically insulating substrate, a plurality of external electrodes formed separately on the other main surface of the electrically insulating substrate, via holes formed between both main surfaces of the electrically insulating substrate to connect the corresponding internal electrode and external electrode and a good heat conductor material 8 formed on the other main surface of the electrically insulating substrate are also provided.

COPYRIGHT: (C)1995,JPO

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平7-335823

(43)公開日 平成7年(1995)12月22日

(51)Int.Cl.[®]

H 01 L 25/00

識別記号

庁内整理番号

B

F I

技術表示箇所

審査請求 未請求 請求項の数8 FD (全8頁)

(21)出願番号

特願平6-148459

(22)出願日

平成6年(1994)6月7日

(71)出願人 000103976

オリジン電気株式会社

東京都豊島区高田1丁目18番1号

(72)発明者 長谷川 泰男

東京都豊島区高田1丁目18番1号 オリジン電気株式会社内

(72)発明者 秋山 裕二

東京都豊島区高田1丁目18番1号 オリジン電気株式会社内

(72)発明者 菊地 忠夫

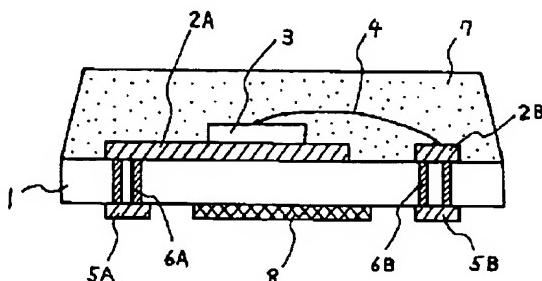
東京都豊島区高田1丁目18番1号 オリジン電気株式会社内

(54)【発明の名称】 半導体装置、電子回路装置及び電子機器

(57)【要約】

【目的】放熱を向上すること、及び基板に取り付けたときのキャパシタンスを低減することが可能な半導体装置、電子回路装置及び電子機器を提供すること。

【構成】電気絶縁性基板1の一方の主面上に互いに離れて形成された複数の内部電極2と、これら内部電極に主電極が接着された半導体素子3と、その半導体素子の他方の主電極と前記他の内部電極との間を接続する金属ワイヤ4と、前記半導体素子、内部電極、金属ワイヤ及び電気絶縁基板の一方の主面を覆う封止樹脂7と、前記電気絶縁基板の他方の主面上に互いに離れて形成された複数の外部電極5と、対応する前記内部電極と外部電極との間を接続するため前記電気絶縁基板の両主面間に形成されたバイアホール6と、前記電気絶縁基板の他方の主面上形成された良導熱体8とを備えた半導体装置。



1

【特許請求の範囲】

【請求項1】 電気絶縁基板の一方の主面上に互いに離れて形成された複数の内部電極と、該内部電極に主電極が接続された半導体素子と、該半導体素子、内部電極及び電気絶縁基板の一方の主面を覆う封止樹脂と、前記電気絶縁基板の他方の主面上に互いに離れて形成された複数の外部電極と、対応する前記内部電極と外部電極との間を接続するため前記電気絶縁基板の両主面間に形成された電気接続体と、前記電気絶縁基板の他方の主面上に形成された良導熱体と、を備え、電気伝導部分と熱伝導部分を分離したことを特徴とする半導体装置。

【請求項2】 前記半導体素子が搭載された前記内部電極に接続される前記外部電極が前記良導熱体の面積よりも小さな面積を有することを特徴とする請求項1に記載の半導体装置。

【請求項3】 前記良導熱体が前記外部電極間にこれらに接触しないように形成されたことを特徴とする請求項1又は請求項2に記載の半導体装置。

【請求項4】 電気接続体が形成された電気絶縁基板と、該電気絶縁基板の一方の主面上に形成される所定の導電パターンと、該導電パターンの所定位置にそれぞれ接続された電力制御用半導体素子及び他の所定の回路素子と、前記電気絶縁基板の他方の主面上に形成されて前記電気接続体を通して前記導電パターンに接続される複数の外部電極と、前記電気絶縁基板の他方の主面上に形成される良導熱体と、前記電力制御用半導体素子及び回路素子を前記導電パターンの別の位置に接続する金属ワイヤと、前記電力制御用半導体素子、回路素子、導電パターン、金属ワイヤ及び電気絶縁基板の一方の主面を覆う封止樹脂と、を備え、電気伝導部分と熱伝導部分とを分離したことを特徴とする電子回路装置。

【請求項5】 前記良導熱体が前記外部電極の厚みとはほぼ等しい金属板又は金属膜であることを特徴とする請求項1乃至請求項4のいずれかに記載の半導体装置又は電子回路装置。

【請求項6】 前記良導熱体が前記半導体素子又は電力制御用半導体素子に対応する部分を含む面域に形成されることを特徴とする請求項1乃至請求項5のいずれかに記載の半導体装置又は電子回路装置。

【請求項7】 金属板の上に電気絶縁膜が形成されると共に、その上に所定の接続電極が形成されてなる大面積の基板に複数の回路部品を搭載してなる電子機器において、

2

前記半導体装置又は電子回路装置が前記大面積の基板上に形成された接続電極に前記回路部品の一部分として搭載されて接続され、また前記半導体装置又は電子回路装置の前記良導熱体が前記大面積の基板上に形成された良導熱部分に結合されたことを特徴とする電子機器。

【請求項8】 前記良導熱体又は良導熱部分が接地端子に接続されることを特徴とする請求項4乃至請求項7のいずれかに記載の電子回路装置又は電子機器。

【発明の詳細な説明】

10 【0001】

【産業上の利用分野】本発明は、セラミクス基板のような電気絶縁基板に固着された半導体素子又は電力制御用半導体素子などを樹脂封止してなる小型、軽量、薄型で表面実装に適した半導体装置、電子回路装置及びそれらを他の回路部品と共に搭載してなる電子機器に関する。

【0002】

【従来の技術】一般にコンバータ電源機器などの電子機器は、ますます小形化が要求され、表面実装法によるオンボード電源(OBP)などの開発が進められている。しかし、大容量のコンバータを小形化のOBPとするには、これらに使用される一部の半導体部品は大き過ぎるために全体を小形化できない問題が生じている。特に比較的容量の大きいショットキーバリアダイオード、バイポーラトランジスタ、MOSFETなどの半導体部品は、半導体素子からの発熱が大きいので、金属製ヒートシンクと外部リードを同時にトランスマーキードして放熱効果を大ならしめているので、大型化せざるを得ないという実情がある。

【0003】これらのショットキーバリアダイオード、バイポーラトランジスタ、MOSFETなどの半導体部品のペアチップである半導体素子をそのまま基板に搭載し、ポンディングしてモールドすることができれば小形化には最適であるが、大容量の半導体素子の場合には熱衝撃性、耐湿性などの信頼性が未だ不十分で検討の余地がある。また、多くの回路部品が樹脂封止された表面実装部品で、一部分がペアチップである場合には工程を分けて搭載し、異なる工程で処理する必要があり、高価な専用装置が必要で製造工数が増大し、したがってコストアップになるという欠点がある。

【0004】このように表面実装に使用する電子部品は、品質面の向上はもとより、小型、薄型、軽量、低コストなどが要求されている。一般にコンデンサ、抵抗、コイル、トランジスタ、IC、ダイオード、トランジスタなどの回路部品は基板に搭載され易い形状に設計されており、回路部品を高速表面実装する製造方法へと移行している。この方法は基板の導電パターンの所定位置にクリームハンダを塗布し、そこへ回路部品を搭載して仮接着し、リフロー加熱処理などによりハンダ付けを行うものである。表面実装法においては、回路部品を減圧で吸引し搭載するので必然的に形状は軽量で、かつ封止樹脂上

面がフラットであることが好ましく、外装は品質保持のため、電気絶縁性の優れたエポキシ樹脂などを用い、トランസフアーモールド法などで量産される。

【0005】図7により従来の小型、薄型、軽量の表面実装タイプの半導体装置について説明すると、1は比較的熱伝導性が良好で電気絶縁性にも優れるセラミクス基板のような電気絶縁基板、2A及び2Bは電気絶縁基板1の一方の主面に形成された内部電極、3はダイオード、トランジスタ、IGBT、サイリスタなどの半導体部品のペアチップである半導体素子であり、内部電極2Aに一方の主電極側がろう付けされ、他方の主電極が金属ワイヤ4により内部電極2Bにワイヤボンディングされる。5A及び5Bは電気絶縁基板1の他方の主面に形成された外部電極であり、外部電極5Aは後述するところ放熱を良好なものにするため、流れる電流容量をはるかに超える大きな面積を有している。6は電気絶縁基板1内に複数形成されて内部電極2Aと外部電極5A、内部電極2Bと外部電極5Bをそれぞれ接続するバイアホール、7はエポキシ樹脂のような封止樹脂である。

【0006】次に図8によりこのような構造の半導体装置をオンボード電源のような電子機器の基板10に搭載し接続してなる実施例を説明する。大面積の基板10はアルミニウムのような導電性の良好な金属板10Aとの上面に形成された電気絶縁膜10Bとからなり、その一部分に半導体装置の外部電極5Aと5Bそれぞれに対応する接続電極の接続電極11Aと11Bを備える。半導体装置の外部電極5Aと5Bが基板10の接続電極11Aと11Bに位置するように搭載され、クリームハンダなどでろう付けされる。したがって、半導体素子3が発する熱のほとんどは内部電極2A、電気絶縁基板1、外部電極5A及び接続電極11Aを通して基板10に放熱される。放熱の観点から考えれば、外部電極5A及び接続電極11Aが当接する面域が大きい方が放熱が良好であるので、従来の場合には半導体素子3が位置する部分に相当する面域よりも大きな外部電極5Aを有していた。

【0007】

【発明が解決しようとする課題】しかし、金属板10Aと接続電極11Aとの間には電気絶縁膜10Bを誘電体とするキャパシタが形成され、このキャパシタの容量は電気絶縁膜10Bを一定とすると、接続電極部分11Aの面積が大きければ大きいほど大きくなる。したがって、従来の半導体装置では放熱ができる限り良好にするため、接続電極部分11Aを半導体素子3の面積よりもかなり大きな面積としていたため、そのまま表面実装すると、金属板10Aと接続電極11Aを電極板とするキャパシタの容量Cが大きくならざるを得なかった。そのため、半導体装置を高周波で動作させると、 $1/2 \cdot C \cdot V^2 / f$ で表される損失が発生し、周波数fが高い程、また電圧Vの2乗に比例してその損失が大きくなるため、

できるだけ小さな容量であることが望まれる。また、前記損失を表す式からキャパシタンスを形成する部分を固定電位に維持すれば、数百kHz以上の高周波で駆動したとしても、実質的にその部分の周波数fは非常に小さくなるので、損失も大幅に小さくできる。

【0008】本発明はこのような従来の半導体装置の問題点を解決すると同時に、放熱を低下させない表面実装型の半導体装置、電子回路装置及び電子機器を提供することを主目的とする。

【0009】

【課題を解決するための手段】このような問題点を解決するため、第1の発明では、電気絶縁基板の一方の主面上に互いに離れて形成された複数の内部電極と、この内部電極に主電極が接続された半導体素子と、この半導体素子、内部電極及び電気絶縁基板の一方の主面を覆う封止樹脂と、前記電気絶縁基板の他方の主面上に互いに離れて形成された複数の外部電極と、対応する前記内部電極と外部電極との間を接続するため前記電気絶縁基板の両主面間に形成された電気接続体と、前記電気絶縁基板の他方の主面上に形成された良導熱体とを備え、電気伝導部分と熱伝導部分を分離したことを特徴とする半導体装置を提供するものである。

【0010】このような問題点を解決するため、第2の発明では、前記半導体素子が搭載された前記内部電極に接続される前記外部電極が前記半導体素子の主面積よりも小さな面積を有することを特徴とする請求項1に記載の半導体装置を提供するものである。

【0011】このような問題点を解決するため、第3の発明では、前記良導熱体が前記外部電極間にこれらに接触しないように形成されたことを特徴とする請求項1又は請求項2に記載の半導体装置を提供するものである。

【0012】このような問題点を解決するため、第4の発明では、電気接続体が形成された電気絶縁基板と、この電気絶縁基板の一方の主面上に形成される所定の導電パターンと、その導電パターンの所定位置にそれぞれ接続された電力制御用半導体素子及び他の所定の回路素子と、前記電気絶縁基板の他方の主面上に形成されて前記バイアホールを通して前記導電パターンに接続される複数の外部電極と、前記電気絶縁基板の他方の主面上に形成される良導熱体と、前記電力制御用半導体素子及び回路素子を前記導電パターンの別の位置に接続する金属ワイヤと、前記電力制御用半導体素子、回路素子、導電パターン、金属ワイヤ及び電気絶縁基板の一方の主面を覆う封止樹脂とを備え、電気伝導部分と熱伝導部分とを分離したことを特徴とする電子回路装置を提供するものである。

【0013】このような問題点を解決するため、第5の発明では、前記良導熱体が前記外部電極の厚みとほぼ等しい金属板又は金属膜であることを特徴とする請求項1乃至請求項4のいずれかに記載の半導体装置又は電子回

路装置を提供するものである。

【0014】このような問題点を解決するため、第6の発明では、前記良導熱体が前記半導体素子又は電力制御用半導体素子に対応する部分を含む面域に形成されることを特徴とする請求項1乃至請求項5のいずれかに記載の半導体装置又は電子回路装置を提供するものである。

【0015】このような問題点を解決するため、第7の発明では、金属板の上に電気絶縁膜が形成されると共に、その上に所定の回路パターンが形成されてなる大面積の基板に複数の回路部品を搭載してなる電子機器において、前記半導体装置又は電子回路装置が前記大面積の基板上に形成された接続電極に前記回路部品の一部分として搭載されて接続され、また前記半導体装置又は電子回路装置の前記良導熱体が前記大面積の基板上に形成された良導熱部分に結合されたことを特徴とする電子機器を提供するものである。

【0016】このような問題点を解決するため、第8の発明では、前記良導熱体又は良導熱部分が接地端子に接続されることを特徴とする請求項4乃至請求項7のいずれかに記載の電子回路装置又は電子機器を提供するものである。

【0017】

【実施例】図1により本発明にかかる半導体装置の一実施例について説明する。図1は面実装タイプのダイオードの一例を示すもので、図7及び図8で示した記号と同一の記号については相当する部材を示すものとする。セラミクス基板のような比較的導熱性の良好な電気絶縁基板1の一方の面に固定された内部電極2Aには半導体素子3としてダイオードのペアチップが搭載され、そのアノードがハンダ付けされている。そのカソードは金属ワイヤ4により内部電極2Bに接続される。したがって、一方の内部電極2Aが内部アノード端子、他方の内部電極2Bが内部カソード端子となる。内部電極2Aは電気絶縁基板1内に形成されたバイアホール6Aを通して、電気絶縁基板1の他方の面に形成された一方の外部電極5Aに接続される。同様に他方の内部電極2Bもバイアホール6Bを通して、電気絶縁基板1の他方の面に形成された一方の外部電極5Bに接続される。電気絶縁基板1の他方の面における外部電極5Aと外部電極5Bとの間に良導熱体8が形成される。ここでバイアホール6A、6Bは良く知られているように、基板の表面と裏面それぞれに形成された電極間を接続する電気接続体として働く通常のものである。

【0018】ここで製造工程を簡単にするため、良導熱体8が外部電極5A、5Bと同様な金属材料からなる場合には、良導熱体8は外部電極5A、5Bと接触しないように形成され、またバイアホールを介して内部電極2Aなどいかなる電極にも接続されることはない。良導熱体8が電気絶縁基板1の他方の面に形成される位置は、半導体素子3の搭載位置を含む面域で、しかも許容され

得る限り大きいことが放熱上好ましい。一方、外部電極5Aは、好ましくは半導体素子3の搭載位置から外れた位置でバイアホール6Aを通して内部電極2Aに接続される。また、外部電極5Aは、電流容量を満足させるという点では金属ワイヤ4の断面積程度の大きさの面積を持てば良く、良導熱体8の面積よりも小さな面積でハンダ付けに支障がない程度に小さくすることにより、良導熱体8の面積を大きくすることが可能である。

【0019】図2をも用いてこの半導体装置を電子機器の基板10に搭載する例を説明すると、アルミニウム板のような金属板10Aとその上に形成された電気絶縁膜10Bとからなる大面積の基板10の電気絶縁膜10B上には、図示していない多数の各種IC、個別の回路部品が搭載され、その他に、この半導体装置の外部電極5A、5Bに対応する位置に接続電極11A、11Bが形成されると共に、良導熱体8に対応する位置に良導熱部分9が形成されている。ここで電気絶縁膜10B上の接続電極11A、11Bは、後述するようにキャバシタンスを小さくするために、外部電極5A、5Bの面積と同程度以下であることが好ましいが、良導熱部分9は良導熱体8の面積と同程度以上であることが好ましい。良導熱体8と良導熱部分9が金属材料からなる場合には、外部電極5Aと接続電極11A、外部電極5Bと接続電極11B、及び良導熱体8と良導熱部分9は通常の方法でハンダ付けされる。

【0020】従来例でも説明したように、電気絶縁膜10Bを挟む金属板10Aと接続電極11A間にはキャバシタンスC1が形成され、同様に電気絶縁膜10Bを挟む金属板10Aと接続電極11B間にもキャバシタンスC2が形成される。一般にキャバシタの容量は電極間隔を一定とすると、電極の面積に比例するから、キャバシタンスC1、C2は接続電極11A、11Bの面積に比例する。したがって、例えば外部電極5Aと接続電極11Aが方形の形状として、それぞれ従来の電極の一辺の寸法に比べてほぼ1/3に小さくなつたとすると、それらの面積はほぼ1/9となり、容量もほぼ1/9と小さくなる。このことから電流容量及び確実なハンダ付けの面から許される限り、接続電極11A、11Bの幅と長さ、つまり面積をできる限り小さくする方が好ましい。

【0021】ここで、良導熱体8と良導熱部分9は製造上頃な金属材料を用いても、他の電極、回路パターンには接続されていないので、良導熱体8と良導熱部分9と金属板10A間のキャバシタンスと、良導熱体8と半導体素子3間のキャバシタンスとが直列接続になり、したがって、半導体素子3と金属板10A間のキャバシタンスは小さくなる。また、図示していないが、良導熱部分9を金属材料で構成し、良導熱部分9を直流電源電圧に比例する一定電圧、又は接地電圧に接続した場合には、良導熱部分9の電圧レベルはほぼ一定であるので、前述のように $1/2 \cdot CV^2 f$ で表される損失は、半導

体装置の駆動周波数が数百kHzを超える高周波であっても、十分に小さい値に抑制できる。通常、良導熱部分9も金属板10も使用時には接地電位に保持されるので、それらの間のキャパシタンスは実質的にゼロであり、この場合には良導熱体8は導電性を有しても有さなくとも良い。

【0022】次に樹脂封止について簡単に述べておく。この封止樹脂7としてはエポキシ樹脂、フェノール樹脂、ポリエステル樹脂、などの電気絶縁性樹脂が適している。加熱により徐々に硬化する組成の熱硬化性樹脂も用いることができ、硬化剤、触媒としては酸無水物、フェノール樹脂、芳香族アミン、イミダゾールなどが使用できる。また顔料、充填剤、添加剤も特性保持のために使用できる。充填剤は石英粉、アルミニナなどが使用でき、一般に60%程度以上含有するものが良い。電気絶縁基板1との密着性、離型性、流れ性、低温硬化性、脱泡性、低チクソ性などの作業性を良くすること、低膨脹、含有不純物イオンの低いこと、またエッチング液に侵されないことなども要求される。熱可塑性樹脂としてはPPOや液晶ポリマーが使用できるが、溶融させて注入することが必要である。このような封止樹脂を用いて、フラットな上面に格子状に切れ目の入った封止樹脂の成型物は、特開平6-61417号公報に記載された方法などで作成できる。そのような方法で作成された封止樹脂成型物を分割することによりこの半導体装置が得られる。

【0023】次に図3により4個のダイオードを全波整流構成に結合してなる半導体装置の一実施例について説明を行う。電気絶縁基板1の一方の主面には、内部電極2A、2a、2B、2bが形成され、内部電極2Aには半導体素子としてのダイオードのペアチップ3A、3Bのアノード側がハンダ付けされ、内部電極2Bにはダイオードのペアチップ3a、3bのカソード側がハンダ付けされる。ペアチップ3Aのカソードとペアチップ3aのアノードが金属ワイヤ4Aによりワイヤボンディングされると共に、金属ワイヤ4aにより内部電極2bにポンディングされる。また同様に、ペアチップ3Bのカソードとペアチップ3bのアノードが金属ワイヤ4Bによりワイヤボンディングされると共に、金属ワイヤ4bにより内部電極2Bにポンディングされる。そして内部電極2aは図3の右端側で、バイアホール6bにより外部電極5bに接続される。外部電極5bはカソード端子となる。内部電極2bはバイアホール6aにより、交流入力端子の役割を行う外部電極5aに接続される。また図示していないが、内部電極2Aは図3の左側でバイアホールによりアノード端子として作用する外部電極に接続され、内部電極2Bはバイアホールにより、他方の交流入力端子の役割を行う外部電極に接続される。ペアチップである半導体素子3A、3B、3a、3bを含む面域に対応する面域に良導熱体8が形成されており、従来の

構造に比べて放熱効果を低下させることなくキャパシタンスを大幅に低減できる。

【0024】次に図4によりMOSFETのペアチップを樹脂封止してなる半導体装置の一実施例について説明を行う。電気絶縁基板1の一方の主面には、内部電極2A～2Cが形成される。内部電極2Aには半導体素子としてのMOSFETのペアチップ3Aのドレイン電極がハンダ付けされる。ペアチップ3Aのソース電極は複数の金属ワイヤ4Aにより内部電極2Bにワイヤボンディングされる。また、MOSFETのペアチップ3Aのゲート電極は金属ワイヤ4Bにより内部電極2Cにボンディングされる。そして内部電極2Aは図4の右端側で、バイアホール6Aにより外部電極5Aに接続される。外部電極5Aはドレイン端子の役割を果たす。内部電極2Cはバイアホール6Bにより、ゲート端子の役割を行う外部電極5Bに接続される。また図示していないが、内部電極2Bは図4の左側でバイアホールによりソース端子として作用する外部電極に接続される。電気絶縁基板1の他方の主面には、ペアチップ3Aを含む面域に対応する面域に良導熱体8が形成されており、この実施例でも従来の構造に比べて放熱効果を向上させながら、前述のような大面積の搭載用の基板によるキャパシタンスを大幅に低減できる。この実施例はバイポーラトランジスタ、IGBT及びサイリスタなど他の制御型の半導体装置にも全く同様に適用可能である。

【0025】次に図5(A)～(C)により、4個のトランジスタT1～T4のペアチップである半導体素子3A～3Dをブリッジ構成にすると共に、各トランジスタのペアチップに逆並列にダイオードD1～D4のペアチップである半導体素子3a～3dを配置してなるトランジスタインバータ構成の半導体装置の一実施例について説明を行う。図5(C)に示されるトランジスタT1、T2に相当する半導体素子3A、3Bのコレクタ側が共通の内部電極2Aに固着される。トランジスタT3に相当する半導体素子3Cのコレクタ側が内部電極2Bに固着され、トランジスタT4に相当する半導体素子3Dのコレクタ側が内部電極2Cに固着される。トランジスタT1、T2の近傍において、ダイオードD1、D2に相当する半導体素子3a、3bのカソード側が共通の内部電極2Aに固着される。同様に、ダイオードD3、D4に相当する半導体素子3c、3dのカソード側がそれぞれ内部電極2B、2Cに固着される。

【0026】半導体素子3Aのエミッタは、複数の金属ワイヤ4Aにより内部電極2Bにポンディングされ、そのベースは金属ワイヤ4aにより内部電極2aにボンディングされる。また、ダイオードD1に相当する半導体素子3aのアノードは金属ワイヤ4A'により半導体素子3Aのエミッタにポンディングされる。半導体素子3Bのエミッタは、複数の金属ワイヤ4Bにより内部電極2Cにポンディングされ、そのベースは金属ワイヤ4b

により内部電極2 bにポンディングされる。また、ダイオードD 2に相当する半導体素子3 bのアノードは金属ワイヤ4 B'により半導体素子3 Bのエミッタにポンディングされる。また、半導体素子3 Cのエミッタは、複数の金属ワイヤ4 Cにより内部電極2 B'にポンディングされ、そのベースは金属ワイヤ4 cにより内部電極2 cにポンディングされる。また、ダイオードD 3に相当する半導体素子3 cのアノードは金属ワイヤ4 C'により半導体素子3 Cのエミッタにポンディングされる。同様に、半導体素子3 Dのエミッタは、複数の金属ワイヤ4 Dにより内部電極2 C'にポンディングされ、そのベースは金属ワイヤ4 dにより内部電極2 dにポンディングされる。また、ダイオードD 4に相当する半導体素子3 dのアノードは金属ワイヤ4 D'により半導体素子3 Dのエミッタにポンディングされる。

【0027】内部電極2 bはバイアホール6 bを通して外部電極5 bに結合され、内部電極2 C'はバイアホール6 C'を通して外部電極5 C'に結合される。図示していないが、他の内部電極2 A, 2 a, 2 B, 2 C, 2 c, 2 B', 2 dについても同様に、それぞれのバイアホールを通して対応する外部電極に結合される。ここで図5 (C)に示される正の直流端子t 1は、図示されていないが、内部電極2 Aの突出部分2 A 1にバイアホールを通して結合される外部電極に相当し、同様に端子t 2は内部電極2 aに結合される外部電極、端子t 3は内部電極2 bに結合される外部電極5 b、交流端子t 4、t 5はそれぞれ内部電極2 B, 2 Cの突出部分2 B 1, 2 C 1に結合される外部電極、端子t 6は内部電極2 cに結合される外部電極、端子t 7は内部電極2 dに結合される外部電極、及び負の直流端子t 8はそれぞれ内部電極2 B', 2 C'に結合される外部電極に相当する。したがって、この実施例においても、内部電極2 A~2 Cの突出部分を除いたそれらの外郭線に対応する面域に良導熱体8を備えることができ、それほど放熱を低下させずにキャパシタンスを低減することができる。

【0028】次に図6によりハイブリッドICのような電子回路装置の一実施例について説明する。電気絶縁基板1はアルミニウムのような金属板1 Aを電気絶縁被膜1 Bで覆ったものからなり、その一方の面には複数の内部電極2 Aと2 B、電力制御用半導体素子3 Aと比較的発熱の大きい他の回路部品3 Bがそれぞれ搭載される搭載部分2 X, 2 Y及びこれらの所定のものを接続する配線(図示せず)とからなる導電パターンが形成されている。内部電極2 A, 2 Bは、例えば、それぞれ入力電極と出力電極であり、また図示していないが、内部電極2 A, 2 Bと同様に、電気絶縁基板1の周りには制御信号の印加される制御電極、検出信号が現出する検出電極など他の内部電極が備えられる。そして内部電極2 A, 2 Bを含むこれら内部電極はそれぞれバイアホール6 A, 6 Bなどを通して外部電極5 A, 5 Bなどに対応する外部

電極に接続される。なお、回路部品の搭載部分2 X, 2 Yなど搭載部分は電気絶縁被膜1 B上に形成された配線、あるいは金属ワイヤ(図示せず)により内部電極又は他の回路素子などに接続されている。

【0029】また、搭載された電力制御用半導体素子3 A、回路部品3 Bなどのそれぞれのペアチップの他の電極は通常、ワイヤポンディングにより回路構成上の他の所定箇所に接続される。しかし、ペアチップの一面にすべての電極が位置する構造の回路素子を用いれば、ワイヤポンディング用の金属ワイヤを省略できる。そして良導熱体8は、電力制御用半導体素子3 A、比較的発熱の大きい他の回路部品3 Bの搭載部分2 X, 2 Yを含む面域に対応する面域に形成される。そしてこの電子回路装置は図2で述べたようにして、ICのような他の回路部品と共に電子機器の大面積の基板10に搭載される。その大面積の基板10には前にも述べた通り、良導熱体8に対応する面域にその面積とほぼ同一、あるいはこれよりも大きい面積を持つ良導熱部分9、及び電子回路装置の外部電極5 A, 5 Bに対応する位置にその面積とほぼ等しい面積の接続電極11 A, 11 Bが回路パターンの一部分として形成されている。図示していないが、この他にも電子回路装置の他の外部電極に対応する接続電極が形成されている。

【0030】なお、以上の実施例では半導体素子が単体、あるいは同様な半導体素子を複数用いた複合的な半導体装置について述べたが、トランジスタやサイリスタのような制御型の半導体素子とダイオード、又は抵抗、セラミックコンデンサなどを組み合わせた半導体装置も同様にして製作できる。例えば、ダーリントン接続タイプのトランジスタの場合、主トランジスタと増幅用トランジスタのコレクタ電極が第1の内部電極に搭載されてろう付けされ、主トランジスタのエミッタ電極を第2の内部電極にワイヤポンディングし、増幅用トランジスタのベース電極が第3の内部電極にワイヤポンディングされ、そして主トランジスタのベース電極と増幅用トランジスタのエミッタ電極がワイヤポンディングされるか、又はこれらが第4の内部電極にそれぞれワイヤポンディングされれば、ダーリントン接続タイプの面実装型トランジスタを得ることができる。また、制御型の半導体素子との両端に接続されたスナバ回路、制御型の半導体素子との制御端子と一方の主電極間に接続された駆動回路又はその一部分の回路素子など、種々のバリエーションも前述と同様にして得られる。また、以上のいずれの実施例でも説明を省略したが、樹脂封止前に半導体素子をインナーコートが行われるのは当然である。また、以上の実施例ではバイアホールによって内部電極と外部電極を接続したが、一般的に知られている方法で内部電極又は外部電極を電気絶縁基板の側面まで延ばした形で形成された金属膜により、内部電極と外部電極とを接続しても勿論良い。

11

【00031】

【発明の効果】以上述べたように、この発明によれば、外部電極を従来に比べて小さくし、半導体素子などの発熱部分に相当する面域に対応する電気絶縁基板の外側部分に良導熱体を形成しているので、放熱特性を悪化させずに、基板に取り付けたときのキャパシタンスを低減することが可能な半導体装置、電子回路装置及び電子機器を提供することができ、また、良導熱体を金属材料で形成し、固定電位に接続することにより、更に一層キャパシタンスによる損失を低減することができる。また、これら半導体装置、電子回路装置及び電子機器は安定電位側に接続できない高周波で用いる回路にも適している。

【図面の簡単な説明】

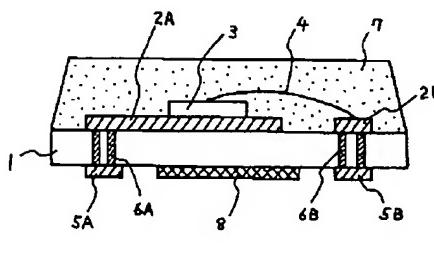
【図1】この発明の一実施例を示す図である。

【図2】この発明の一実施例を説明するための図である。

【図3】この発明の一実施例を示す図である。

【図4】この発明の一実施例を説明するための図であ

【図1】



る。

【図5】この発明の一実施例を示す図である。

【図6】この発明の一実施例を示す図である。

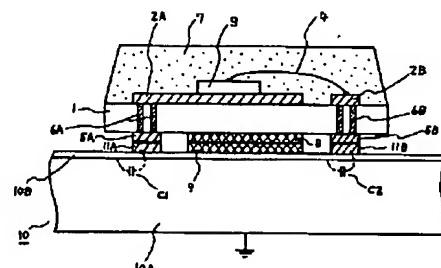
【図7】従来例を示す図である。

【図8】従来例を説明するための図である。

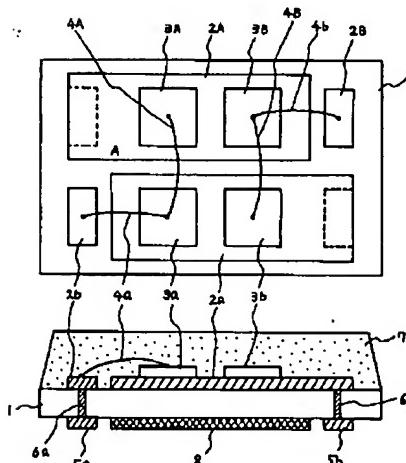
【符号の説明】

1	電気絶縁基板	2	内部電極
3	半導体素子	4	金属ワイ ヤ
5A	外部電極	5B	バイアホ ール
6A	封止樹脂	6B	良導熱部 分
7	良導熱部分	10	大面積の 基板
8	金属板	10A	電気絶 縁膜
9	接続電極	10B	C1, C2 … キャパシタンス

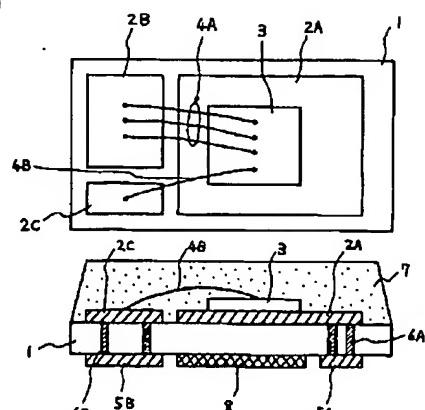
【図2】



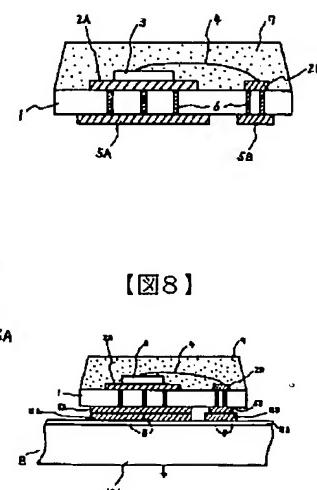
【図3】



【図4】



【図7】



【図8】

【図5】

